

(19)日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11)特許出願公表番号

特表平8-507880

(43)公表日 平成8年(1996)8月20日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I
G 0 2 F 1/1343		7807-2K	
1/133	5 7 5	7807-2K	

審査請求 未請求 予備審査請求 有 (全 25 頁)

(21)出願番号 特願平6-519211
(86) (22)出願日 平成6年(1994)2月28日
(85)翻訳文提出日 平成7年(1995)8月28日
(86)国際出願番号 PCT/US94/01857
(87)国際公開番号 WO94/19720
(87)国際公開日 平成6年(1994)9月1日
(31)優先権主張番号 08/023, 533
(32)優先日 1993年2月26日
(33)優先権主張国 米国 (US)
(81)指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, M C, NL, PT, SE), CN, JP

(71)出願人 ハネウエル・インコーポレーテッド
アメリカ合衆国 55408 ミネソタ州・ミネアポリス・ハネウエル・プラザ (番地なし)
(72)発明者 ジョンソン, マイケル・ジェイ
アメリカ合衆国 85022 アリゾナ州・フィニクス・ノース セカンド ストリート・12809
(72)発明者 ターナー, ジョン・エフ
アメリカ合衆国 85260 アリゾナ州・スコッツデール・イースト コーテズ ドライブ・10110
(74)代理人 弁理士 山川 政樹 (外5名)

(54)【発明の名称】 自己参照ハーフトーン液晶表示装置

(57)【要約】

部分画素 ($A_1 \cdots A_n$) に細分される画素を有する自己参照ハーフトーン、グレイスケール液晶表示装置。各々の部分画素は間に液晶材料を挟んだ透明電極 (31~39) を有する。各部分画素の電極と液晶誘電体は、制御コンデンサの制御コンデンサとしても機能する部分画素コンデンサを構成する。誘電体の一端にある部分画素電極の各々は別の部分画素と重なり合うが、他端にある電極はさらに別の部分画素と重なり合う。構造は、部分画素コンデンサが電気的に直列に接続するようなものである。部分画素は様々な面積の電極を有し、従って、画素の部分画素コンデンサは様々な異なる値を有する。画素の直列に接続した部分画素の全てに電圧を印加すると、その結果、電圧の大きさに従って画素の部分画素は全く起動されないか、1つ起動されるか又は2つ以上起動されるであろう；値の小さいコンデンサにまたがってより大きな電圧降下が起こるので、印加電圧が零から上昇するにつれて、より低いキャパシタンスを有する部分画素がまずターンオンする。このように、表示装置の各画素は印加電圧の関数であるグレイスケール能力を有す

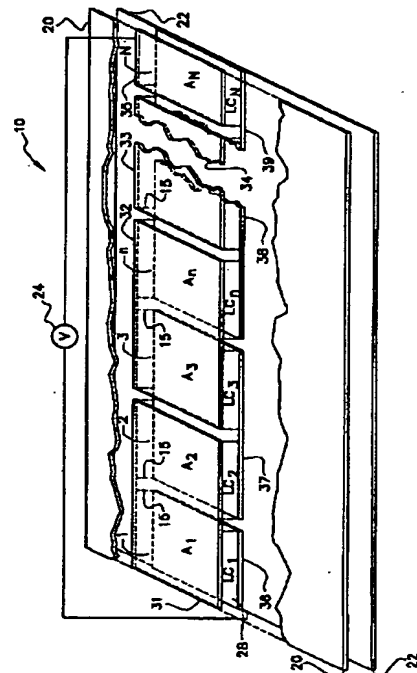


Fig. 2

【特許請求の範囲】

1. 並列／直列部分画素電極構成を利用する少なくとも1つの画素を有する自己参照ハーフトーン液晶表示装置において、

第1の領域を有する第1の導電膜と、

前記第1の膜に近接し且つそれと平行であり、第1の領域と整列された第2の領域を有し、その第2の領域が第1の領域と同じ大きさを有し、第2の領域が前記第1の膜の第1の領域から第1の距離にある第2の導電膜と、

前記第2の導電膜に近接し且つそれと平行であり、前記第2の膜の第3の領域と整列された第4の領域を有し、その第4の領域が第3の領域と同じ大きさを有し、第4の領域が前記第2の膜の第3の領域から第2の距離にある第3の導電膜とを具備する自己参照ハーフトーン液晶表示装置。

2. 前記第3の膜に近接し且つそれと平行であり、前記第3の膜の第5の領域と整列された第6の領域を有し、その第6の領域が第5の領域と同じ大きさを有し、第6の領域が前記第3の導電膜の第5の領域から第3の距離にある第4の導電膜をさらに具備する請求項1記載の画素。

3. 前記第4の膜に近接し且つそれと平行であり、前記第4の膜の第7の領域と整列された第8の領域を有し、その第8の領域が第7の領域と同じ大きさを有し、第8の領域が前記第4の導電膜の第7の領域から第4の距離にある第5の導電膜をさらに具備する請求項2記載の画素。

4. 前記第5の膜に近接し且つそれと平行であり、前記第5の膜の第9の領域と整列された第10の領域を有し、その第10の領域が第9の領域と同じ大きさを有し、第10の領域が前記第5の導電膜の第9の領域から第5の距離にある第6の導電膜をさらに具備する請求項3記載の画素。

5. 前記第6の膜に近接し且つそれと平行であり、前記第6の膜の第11の領域と整列された第12の領域を有し、その第12の領域が第11の領域と同じ大きさを有し、第12の領域が前記第6の導電膜の第11の領域から第6の距離にある第7の導電膜をさらに具備する請求項4記載の画素。

6. 前記第7の膜に近接し且つそれと平行であり、前記第7の膜の第13の領域と整列された第14の領域を有し、その第14の領域が第13の領域と同じ大

きさを有し、第14の領域が前記第7の導電膜の第13の領域から第7の距離にある第8の導電膜と、

前記第8の膜に近接し且つそれと平行であり、前記第8の膜の第15の領域と整列された第16の領域を有し、その第16の領域が第15の領域と同じ大きさを有し、第16の領域が前記第8の導電膜の第15の領域から第8の距離にある第9の導電膜と、

前記第9の膜に近接し且つそれと平行であり、前記第9の膜の第17の領域と整列された第18の領域を有し、その第18の領域が第17の領域と同じ大きさを有し、第18の領域が前記第9の導電膜の第17の領域から第9の距離にある第10の導電膜とをさらに具備する請求項5記載の画素。

7. 前記第1及び第3の膜は第1のプレートに接着され、
前記第2の膜は第2のプレートに接着され、
液晶材料は第1のプレートと第2のプレートとの間に位置しており、
第1の電圧の電極は前記第1の導電膜に接続し、
第2の電圧の電極は前記第3の導電膜に接続し、
整列された第1の領域と第2の領域は前記画素の第1の部分画素を形成し、且つ

整列された第3の領域と第4の領域は前記画素の第2の部分画素を形成する請求項1記載の画素。

8. 前記第1及び第3の膜は第1のプレートに接着され、
前記第2及び第4の膜は第2のプレートに接着され、
液晶材料は第1のプレートと第2のプレートとの間に位置しており、
第1の電圧の電極は前記第1の導電膜に接続し、
第2の電圧の電極は前記第4の導電膜に接続し、
整列された第1の領域と第2の領域は前記画素の第1の部分画素を形成し、
整列された第3の領域と第4の領域は前記画素の第2の部分画素を形成し、
整列された第5の領域と第6の領域は前記画素の第3の部分画素を形成する請求項2記載の画素。

9. 前記第1、第3及び第5の膜は第1のプレートに接着され、

前記第2及び第4の膜は第2のプレートに接着され、
液晶材料は第1のプレートと第2のプレートとの間に位置しており、
第1の電圧の電極は前記第1の導電膜に接続し、
第2の電圧の電極は前記第5の導電膜に接続し、
整列された第1の領域と第2の領域は前記画素の第1の部分画素を形成し、
整列された第3の領域と第4の領域は前記画素の第2の部分画素を形成し、
整列された第5の領域と第6の領域は前記画素の第3の部分画素を形成し、且
つ

整列された第7の領域と第8の領域は前記画素の第4の部分画素を形成する請
求項3記載の画素。

10. 前記第1, 第3, 第5及び第7の膜は第1のプレートに接着され、
前記第2, 第4及び第6の膜は第2のプレートに接着され、
液晶材料は第1のプレートと第2のプレートとの間に位置しており、
第1の電圧の電極は前記第1の導電膜に接続し、
第2の電圧の電極は前記第7の導電膜に接続し、
整列された第1の領域と第2の領域は前記画素の第1の部分画素を形成し、
整列された第3の領域と第4の領域は前記画素の第2の部分画素を形成し、
整列された第5の領域と第6の領域は前記画素の第3の部分画素を形成し、
整列された第7の領域と第8の領域は前記画素の第4の部分画素を形成し、
整列された第9の領域と第10の領域は前記画素の第5の部分画素を形成し、
且つ

整列された第11の領域と第12の領域は前記画素の第6の部分画素を形成す
る請求項5記載の画素。

11. 前記第1, 第3, 第5、第7及び第9の膜は第1のプレートに接着され

、
前記第2, 第4, 第6, 第8及び第10の膜は第2のプレートに接着され、
液晶材料は第1のプレートと第2のプレートとの間に位置しており、
第1の電圧の電極は前記第1の導電膜に接続し、
第2の電圧の電極は前記第10の導電膜に接続し、

整列された第1の領域と第2の領域は前記画素の第1の部分画素を形成し、

整列された第3の領域と第4の領域は前記画素の第2の部分画素を形成し、

整列された第5の領域と第6の領域は前記画素の第3の部分画素を形成し、

整列された第7の領域と第8の領域は前記画素の第4の部分画素を形成し、

整列された第9の領域と第10の領域は前記画素の第5の部分画素を形成し、

整列された第11の領域と第12の領域は前記画素の第6の部分画素を形成し

、

整列された第13の領域と第14の領域は前記画素の第7の部分画素を形成し

、

整列された第15の領域と第16の領域は前記画素の第8の部分画素を形成し

、

整列された第17の領域と第18の領域は前記画素の第9の部分画素を形成する請求項6記載の画素。

12. 少なくとも1つの前記画素は、ハーフトーン液晶表示装置である請求項1記載の画素。

13. 少なくとも1つの画素を具備する自己参照ハーフトーン液晶表示装置において、各画素は、

第1の領域を有する第1の導電膜と、

1より大きい正の整数から導電膜の総数を示す正の整数に至るまで順次増す範囲の数を N とすると、 $(N-1)$ 番目の導電膜の $(2N-3)$ 番目の領域に近接する $(2N-2)$ 番目の領域を有する N 番目の導電膜とを具備する液晶表示装置。

14. 少なくとも1つの画素を具備する自己参照ハーフトーン液晶表示装置において、各画素は、

第1の領域を有する第1の導電膜と、

$(N-2)$ 番目の導電膜の $(N-1)$ 番目の領域に近接し且つそれと重なり合う $(N-1)$ 番目の領域を有し且つ N 番目の領域を有する $(N-1)$ 番目の導電膜とを具備し、

($N-1$) 番目の領域は重なり合って、その結果、($N-1$) 番目の部分画素と、($N-1$) 番目の部分画素コンデンサとを形成し、

N 番目の導電膜は($N-1$) 番目の導電膜の N 番目の領域に近接し且つそれと重なり合う N 番目の領域を有し、且つ

N 番目の領域は重なり合って、その結果、 N 番目の部分画素と、 N 番目の部分画素コンデンサとを形成し、且つ

N は、3 から最大整数までの範囲の完全な正の整数の集合から取出した適切な整数であり、且つ

最大整数は各々の前記画素にある導電膜の総数を表す液晶表示装置。

15. 第1の非導電性プレートと、

前記第1のプレートと平行であり且つそれに近接する第2の非導電性プレートと、

各々が前記第1のプレート及び第2のプレートの上の N 枚の導電膜から構成され、前記第2のプレートの上の前記膜の各々が前記第1のプレートの上の前記膜のうち2つと重なり合い、また、前記第1のプレートの上の前記膜の各々が前記第2のプレートの上の一群の前記膜のうち2つと重なり合うため、前記膜が互いに重なり合い、各々の重なり合い領域が、その結果として、1つの画素の1つの部分画素と、各部分画素のキャパシタンスとを形成し、重なり合う膜が第1の膜で始まり、順次 N 番目の膜で終わり、その結果、部分画素と部分画素キャパシタンスが電氣的に直列に接続される少なくとも1つの画素とを具備する自己参照ハーフトーン液晶表示装置。

16. 前記第1のプレートと第2のプレートとの間に挟まれた液晶材料をさらに具備する請求項15記載の表示装置。

17. 第1の電圧の端子は第1の膜に接続し、

第2の電圧の端子は N 番目の膜に接続し、且つ

各部分画素は、少なくとも部分的にそれぞれの部分画素を構成している重なり合いの量によって決まる特定の電圧で起動される請求項16記載の表示装置。

18. 少なくとも1つの画素を有するグレイスケール液晶表示装置において、

各画素は、

複数の導電要素を有する第1の面と、

複数の導電要素を有し、前記第1の面からある距離において、前記第1の面とほぼ平行である第2の面とを具備し、

前記第1の面にある導電要素の大半は前記第2の面にある2つの導電要素から距離において重なり合い、逆に、前記第2の面にある導電要素の大半は前記第1

の面にある2つの導電要素から距離において重なり合い、重なり合う要素は順次、直列しており、

前記第1の面と第2の面にある2つの導電要素の各々の重なり合いは1つの部分画素と、部分画素キャパシタンスとを形成し、前記画素の部分画素と部分画素キャパシタンスは電氣的に直列に接続され、且つ

前記第1の面と第2の面との間に液晶材料が位置している液晶表示装置。

19. 部分画素キャパシタンスは様々な値を有するので、前記第1の面と第2の面の一連の重なり合う導電要素の両端で2つの導電要素に電圧を印加すると、各部分画素キャパシタンスの両側に印加電圧の一部が印加され、印加電圧の量に従って部分画素は全部起動されるか、1つ起動されるか又は2つ以上起動され、その結果、前記画素は電圧の大きさの関数としてグレイスケール能力を有する請求項18記載の表示装置。

20. 液晶表示装置で画素についてグレイスケールを実現する方法において、互いにはほぼ平行であり且つ互いにある距離だけ離間している第1の面及び第2の面で画素の領域を複数の部分画素領域に分割する過程と、

ほぼあらゆる導電要素が1対の隣接する部分画素領域を覆うように、部分画素領域の第1の面に第1の複数の導電要素を形成する過程と、

ほぼあらゆる導電要素が1対の隣接する画素領域を覆うように、部分画素領域の第2の面に第2の複数の導電要素を形成し、その結果、第1の面にある導電要素と第2の面の導電要素とが重なり合って、各部分画素領域にある第1の面の1つの導電要素と、第2の面の1つの導電要素は1つの部分画素と、対応する部分画素コンデンサとを形成し、結果として得られる画素の全ての部分画素コンデン

サは電氣的に直列に接続される過程と、

第1の面と第2の面との間に液晶材料を配置する過程とから成る方法。

21. 電圧の大きさに従って部分画素が全く起動されないか、1つ起動されるか又は2つ以上起動され、その結果、画素が電圧の関数としてグレイスケール能力を有するように、直列の部分画素コンデンサ間に電圧を印加する過程をさらに含む請求項20記載の方法。

22. 並列／直列部分画素電極構成を利用する少なくとも1つの画素を有する

自己参照ハーフトーン液晶表示装置において、

第1の領域を有する第1の導電膜と、

前記第1の膜に近接し且つそれと平行であり、第1の領域と整列された第2の領域を有し、その第2の領域が第1の領域と同じ大きさを有し、第2の領域が前記第1の膜の第1の領域から第1の距離にあるような第2の導電膜と、

前記第2の導電膜に近接し且つそれと平行であり、前記第2の膜の第3の領域と整列された第4の領域を有し、その第4の領域が第3の領域と同じ大きさを有し、第4の領域が前記第2の膜の第3の領域から第2の距離にあるような第3の導電膜と、

第5の領域を有する第4の導電膜と、

前記第4の膜に近接し且つそれと平行であり、第5の領域と整列された第6の領域を有し、その第6の領域が第5の領域と同じ大きさを有し、第6の領域が前記第4の導電膜の第5の領域から第3の距離にある第5の導電膜と、

前記第5の導電膜に近接し且つそれと平行であり、前記第5の膜の第7の領域と整列された第8の領域を有し、その第8の領域が第7の領域と同じ大きさを有し、第8の領域が前記第5の膜の第7の領域から第4の距離にある第6の導電膜と、

前記第1及び第4の導電膜に接続する第1の電圧端子と、

前記第3及び第6の導電膜に接続する第2の電圧端子とを具備する液晶表示装置。

【発明の詳細な説明】**自己参照ハーフトーン液晶表示装置****発明の背景**

本発明は液晶表示装置（LCD）に関し、特にハーフトーン画素を有するLCDに関する。

関連技術はハーフトーン画素を有するLCDを開示している。そのようなハーフトーン画素は別個の制御コンデンサを有する部分画素から構成されている。各々の部分画素は直列制御コンデンサを有しており、それらの部分画素は平行に接続される。各制御コンデンサは液晶パネルの構造に導入されるので、その構造は製造するのが困難になるおそれのある幾分複雑なものになる。

1989年6月20日発行のBernot他による名称「Apparatus and Method for Providing a Gray Scale Capability in a Liquid Crystal Display Unit」の米国特許第4,840,460号は本明細書に参考として取入れられている。また、1993年4月20日発行のK. Sarmaによる名称「Apparatus and Method for Providing a Gray Scale in Liquid Crystal Flat Panel Displays」の米国特許第5,204,659号も本明細書に参考として取入れられている。

発明の概要

本発明は、別個の制御コンデンサを導入する必要のないハーフトーン画素を取入れている。ハーフトーン画素の部分画素それ自体が制御コンデンサを構成する。部分画素は蛇行するように配列されて、電氣的に直列に接続され、1つの部分画素のプレートは次の部分画素のプレートの上へ延出し、そのプレートに結合する。部分画素を物理的且つ電氣的に直列に配置すると共に、各部分画素の特定の面積、特定の厚さ及び特定の誘電係数を設定することにより、各部分画素は特定の部分画素透過率、従って、ターンオンシーケンスを電圧の関数として有することができる。本発明の1つの利点又は特徴は、材料層の数が少なくて済み且つハーフトーン表示装置がそれほど複雑でなくなることである。

図面の簡単な説明

図1は、1つの画素の部分画素と関連するキャパシタンスの概略図である。

図2は、自己参照ハーフトーン部分画素を組込んだ構造を表す。

図 3 a～図 3 h は、いくつかの部分画素構成を示す。

図 4 a～図 4 b は、いくつかの組合せに関わる部分画素膜概略図である。

図 5 a～図 5 f は、対応する電気及び構造概略図における直列及び並列組合せ部分画素構成を表す。

好ましい実施の形態の説明

図 1 のコンデンサ 1, 2, 3, n 及び N は、1 つの画素の中の部分画素 1, 2, 3, n から部分画素 N とそれぞれ関連するキャパシタンス CLC_1 , CLC_2 , CLC_3 , CLC_n , \dots , CLC_N を表す。画素 10 は、周知の低価格の標準ねじれネマチック形液晶材料 28 をガラスシート 20 及び 22 の間に挟んだガラスサンドイッチである。たとえば、強誘電性、ポリマー分散、スメクチック、超ねじれ、電気制御複屈折などの他の液晶材料又は液晶構造を使用しても良い。透明であるが、電氣的に導通性をもつ酸化インジウムスズ (ITO) 膜層 31, 32, 33, 34 及び 35 によってガラスシート 20 を被覆することができる。ガラスシート 22 は透明で導電性の ITO 膜層 36, 37, 38 及び 39 によって被覆されている。それぞれの部分画素 1, 2, 3, n 及び N の面積 A_1 , A_2 , A_3 , A_n 及び A_N は、膜 31 及び 36, 31 及び 37, 32 及び 37, 32 及び 38 並びに 35 及び 39 の重なり合いによって決まる。重なり合う ITO 膜 31～39 は、誘電体として液晶材料 28 を有する有効コンデンサである部分画素の各々について電極、すなわち、プレートを形成する。面積 A_1 , A_2 , A_3 , A_n 及び A_N は異なっているため、部分画素 1, 2, 3, n 及び N の各々に関わるキャパシタンスはそれぞれ異なる。たとえば、破線 15 により指示されるそれぞれの電界は部分画素の面積と一致している。様々なキャパシタンスがあるため、部分画素は、それぞれ、電源 24 から印加される様々に異なるレベルの電圧で起動される。印加される電圧 24 の量は起動される部分画素の数を決定するので、その結果、それらの部分画素から成る画素の特定のグレイスケールが得られ、従って、液晶表示装置のグレイスケール能力が得られる。

この構成の場合に実用的である部分画素の数は典型的には 2 から 4 である。しかしながら、画素ごとに 5 つから 20 個以上の部分画素を有する構成を設計しても良い。図 3 a, 図 3 b 及び図 3 c は、本発明の例として、部分画素が 3 つの構

成11, 部分画素が6つの構成12及び部分画素が9つの構成13をそれぞれ示す。図3aは、膜電極が上昇方式で順次重なり合っている「スタック」形部分画素構成を表す。図3d～図3eは、電極43及び44の構成41及び42への様々な装着方法をそれぞれ示す。図3f～図3gは、構成41及び42にそれぞれ対応しているが、より広い縦横比をもつ画素を有する部分画素構成45及び46を表す。図3hの構成47は、部分画素3つの画素の構造設計である。図4a～図4bは、主電極接続点50及び51を有する並列一直列部分画素電極レイアウトを示す。図5a及び図5bは、並列部分画素電極接続を有する画素に関する対応する電氣的概略図52及び構造的概略図53を示す。図5c及び図5dは、電氣的概略図54及び構造レイアウト55で、部分画素が4つの場合の直列一並列方式を表す。図5e及び図5fには、電氣的構成56及び対応する構造57で部分画素3つの場合の直列一並列方式がある。ポイントは、特定の設計目標を達成するために直列方式と並列方式の組合せを使用できるということである。1つの画素を構成する部分画素はどのような数であっても良く、また、円形又は三角形などのどのような形状、形態、あるいはデザインの画素を形成しても良い。

飽和電圧が90パーセント、遮断電圧は10パーセントであるとき、部分画素2つから成る1つの画素の部分画素を順次起動する電圧は、それぞれ、約9ボルトと12ボルトである。部分画素3つの画素の場合には、起動電圧はそれぞれ約9ボルト、13ボルト及び20ボルトである。部分画素4つの画素の全ての部分画素を起動するためには、約50ボルトが必要である。すなわち、1つの画素の中の部分画素の数が増えると、電圧を著しく増加させなければならない。1つの部分画素と別の部分画素との光学的重なり合いの量を増すことにより、部分画素起動のために要求される駆動電圧の量を減少させても良く、たとえば、飽和電圧を80%、遮断電圧を20%とすることによって、重なり合いは大きくなり、1つの画素の全ての部分画素を起動するための駆動電圧の量は減少する。

以下に示す式は、部分画素の演算を電氣的に解析するものである。部分画素1, 2, 3, n...Nは直列に配列されており、そのインピーダンス $1/sC_1$, $1/sC_2$, $1/sC_3$, $1/sC_n$, ..., $1/sC_N$ によりそれぞれ指定されているが、添字nは関心ある部分画素の番号を指示し、Nは部分画素の総数を指示する

。部

分画素1, 2, 3, n及びNの面積 $A_1, A_2, A_3, A_n, \dots, A_N$ は、1つの部分画素がそれに隣接する部分画素とは異なる電圧となるように設計、配列されている。オームの法則から見れば、最も小さいキャパシタンスを有する画素は最も高いインピーダンスを有し、従って、その画素の容量性分圧器回路網に印加される電圧を最も大きい割合を得る。以下の式は、部分画素を順次起動するために要求される部分画素1, 2, 3, n及びNの面積の大きさを確定する。印加される電圧が増すにつれて、部分画素1からNは連続して起動する。電圧24は直列容量性回路網26にまたがって印加される。以下に挙げる式1～8は、10パーセントと90パーセントの光学透過点で部分画素1からNを起動させることを設計させるためのものである。各々の部分画素1, 2, 3及びnの特定面積はそれらの式によって計算される。式9～21は部分画素のインピーダンスと飽和電圧を確定するためのものである。各部分画素1からnのインピーダンス Z_{n-1} は、 $K = ((V_{90}/V_{10}) \cdot \epsilon)$ 、 V_{10} とし且つ液晶材料28の平行誘電係数 $\epsilon_{||}$ と垂直誘電係数 ϵ_{\perp} との比を ϵ とすると、 $Z_{n-1} = K Z_n$ に従って隣接する部分画素と関連づけられるように示されている。すなわち、

$$\epsilon = \epsilon_{||} / \epsilon_{\perp}$$

となる。

$Z_n = 1 / j\omega C_n$ であるとして、 Z_1, Z_2, Z_3 及び Z_n は図1の部分画素コンデンサ1, 2, 3及びnに対応しており、それぞれ、図2の部分画素1, 2, 3及びnのインピーダンスであって、各部分画素が起動されないとき、すなわち、その部分画素に加わる電圧が V_{10} 以下であるとき、部分画素は液晶材料の誘電率に対して $n-1$ 個の部分画素と直列である。 $\epsilon_{||}$ は、液晶に加わる「オフ」電圧が $\leq V_{10}$ であるときの液晶の誘電率であり、 ϵ_{\perp} はそうでないときに部分画素電極の間に印加させる電界に長円形分子が垂直である場合である。 $\epsilon_{||}$ は、長円形分子が部分画素電極の間に印加される電界と平行であるとき、すなわち、画素両端の「飽和」電圧 V_{SAT} が V_{90} 以上であるときの液晶材料の誘電率である。液晶誘電体は、最小エネルギー状態を求める異方性材料である。基本プレートコンデン

サ式は $C = k_e \varepsilon_0 (A/D)$ 及び $E = 1/2 (q^2/C)$ を含む。式中、 k_e はコンデンサ電極間の一様な等方性誘電体の相対誘電率であり、 ε_0 は自由空間の誘

電率であり、 A は電極の有効面積であり、 D は電極間の距離であり、 q は関係あるコンデンサの電荷の量である。

以下に示す式は、先に開示した部分画素構成に関してパラメータを確定するための設計式である。

$$V_{90} = \frac{\varepsilon^{-1} Z_N}{\varepsilon^{-1} \sum_{n=1}^N Z_n} \cdot V_{SAT_N} \quad (1)$$

$$V_{SAT_N} = \frac{\varepsilon^{-1} \sum_{n=1}^N Z_n}{\varepsilon^{-1} Z_N} \cdot V_{90} \quad (2)$$

$$V_{10} = \frac{Z_N}{\varepsilon^{-1} \sum_{n=1}^{N-1} Z_n + Z_N} \cdot V_{ON_N} \quad (3)$$

$$V_{90} = \frac{\varepsilon^{-1} Z_{N-1}}{\varepsilon^{-1} \sum_{n=1}^{N-1} Z_n + Z_N} \cdot V_{SAT_{N-1}} \quad (4)$$

$$V_{ON_N} = \frac{\varepsilon^{-1} \sum_{n=1}^{N-1} Z_n + Z_N}{Z_N} \cdot V_{10} \quad (5)$$

$$V_{SAT_{N-1}} = \frac{\varepsilon^{-1} \sum_{n=1}^{N-1} Z_n + Z_N}{\varepsilon^{-1} Z_{N-1}} \cdot V_{90} \quad (6)$$

$$V_{ON_N} = V_{SAT_{N-1}} \quad (7) \text{とすれば、}$$

$$\frac{\varepsilon^{-1} \sum_{n=1}^{N-1} Z_n + Z_N}{Z_N} \cdot V_{10} = \frac{\varepsilon^{-1} \sum_{n=1}^{N-1} Z_n + Z_N}{\varepsilon^{-1} Z_{N-1}} \cdot V_{90} \quad (8)$$

$$\frac{V_{10}}{Z_N} = \frac{V_{90}}{\varepsilon^{-1} Z_{N-1}} \quad (9)$$

$$\frac{V_{10}}{V_{90}} \varepsilon^{-1} Z_{N-1} = Z_N \quad (10)$$

すなわち、

$$Z_{N-1} = \frac{V_{90}}{V_{10}} \varepsilon Z_N \quad (11)$$

$$K = \frac{V_{90}}{V_{10}} \varepsilon \quad (12) \text{とすれば、}$$

$$Z_{n-1} = K Z_N \quad (13)$$

帰納により、

$$V_{SAT} = V_{90} \cdot \frac{\varepsilon^{-1} \sum_{n=1}^N Z_n + \sum_{n=n+1}^N Z_n}{\varepsilon^{-1} Z_n} \quad (14)$$

ところが

$$\begin{aligned} \sum_{n=n+1}^N Z_n &= Z_{n+1} + Z_{n+2} + \dots + Z_{N-1} + Z_N \\ &= K^{N-n-1} Z_N + K^{N-n} Z_N + \dots + K Z_N + Z_N \\ &= Z_N \cdot (1 + K + \dots + K^{N-n-1}) \\ &= Z_N \cdot \frac{(1 - K^{N-n})}{(1 - K)} \end{aligned} \quad (15)$$

$$\sum_{n=1}^n Z_n = Z_1 + Z_2 + \dots + Z_{n-1} + Z_n \quad (16)$$

ところが

$$Z_n = K Z_{n+1} + K^{N-n} Z_N \quad (17)$$

従って、

$$\begin{aligned}
\sum_{n=1}^N Z_n &= K^{N-n+1} Z_N + \dots K^{N-n+1} Z_N + K^{N-n} Z_N \\
&= K^{N-1} Z_N + \dots K^{N-n+1} Z_N + K^{N-n} Z_N \\
&= Z_N K^{N-n} (1 + K \dots K^{n-1}) \\
&= Z_N K^{N-n} \frac{(1 - K^n)}{(1 - K)}
\end{aligned} \tag{18}$$

$$V_{SAT_n} = V_{90} \frac{[\varepsilon^{-1} Z_N K^{N-n} \frac{(1 - K^n)}{(1 - K)} + Z_N \frac{(1 - K^{N-n})}{(1 - K)}]}{\varepsilon^{-1} Z_n} \tag{19}$$

$$\begin{aligned}
Z_n &= K Z_{n+1} \\
&= K^{N-n} Z_N
\end{aligned} \tag{20}$$

$$V_{SAT_n} = V_{90} \frac{(\varepsilon^{-1} K^{N-n} (1 - K^n) + (1 - K^{N-n}))}{(1 - K) \varepsilon^{-1} K^{N-n}} \tag{21}$$

【図2】

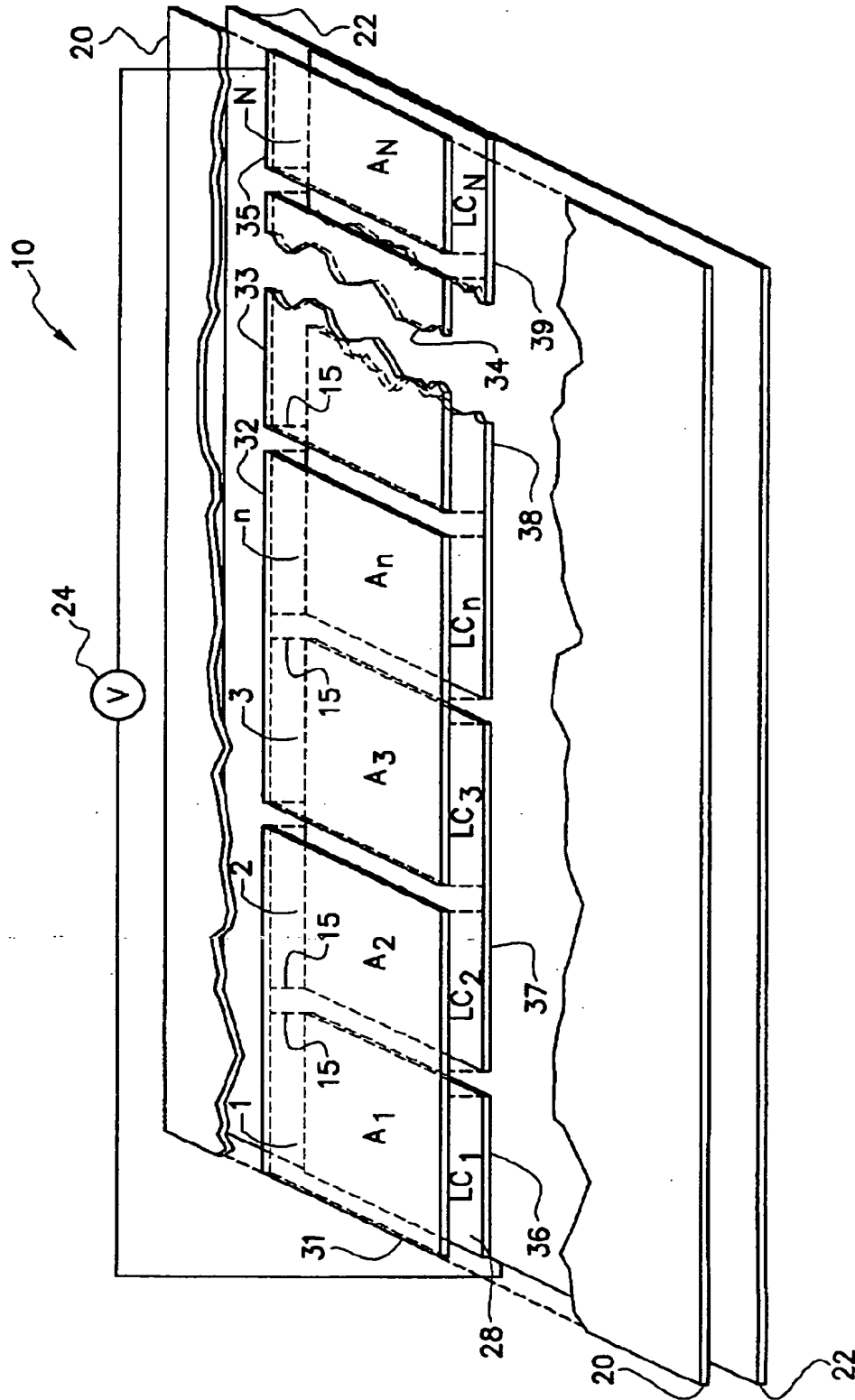


Fig. 2

【図1】

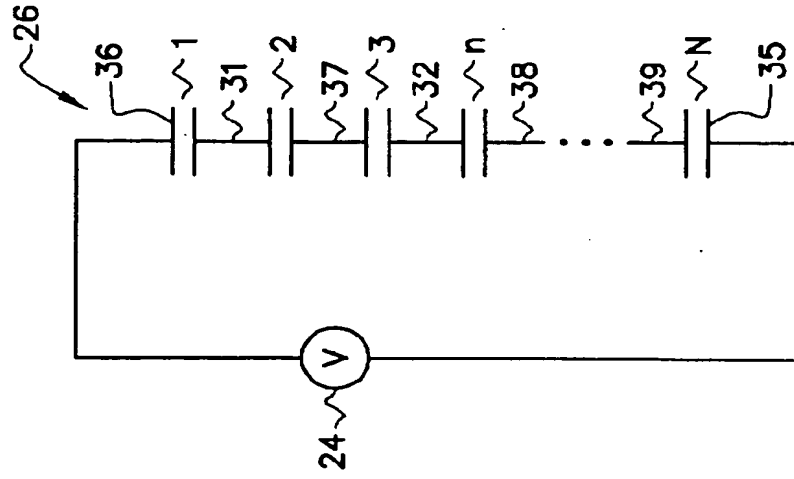


Fig.1

【図3】

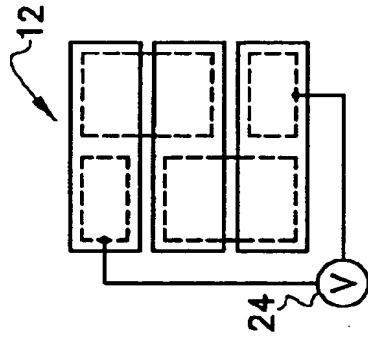


Fig.3B

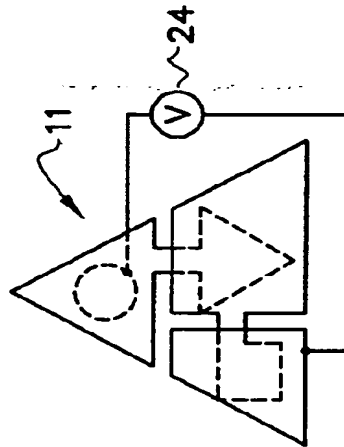


Fig.3A

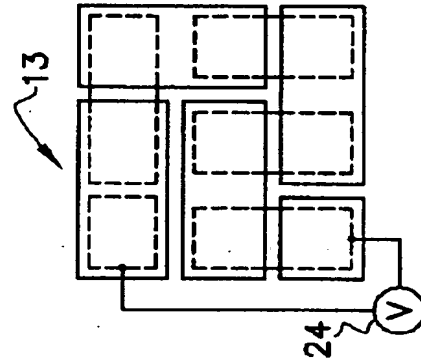


Fig.3C

【図3】

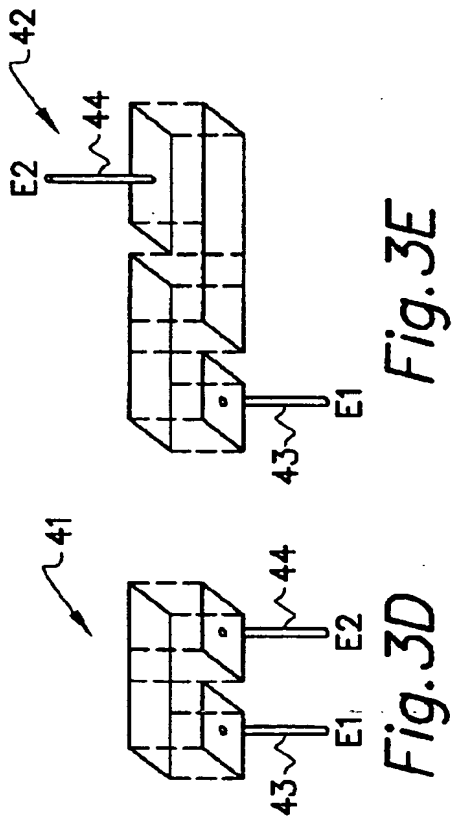


Fig. 3E

Fig. 3D

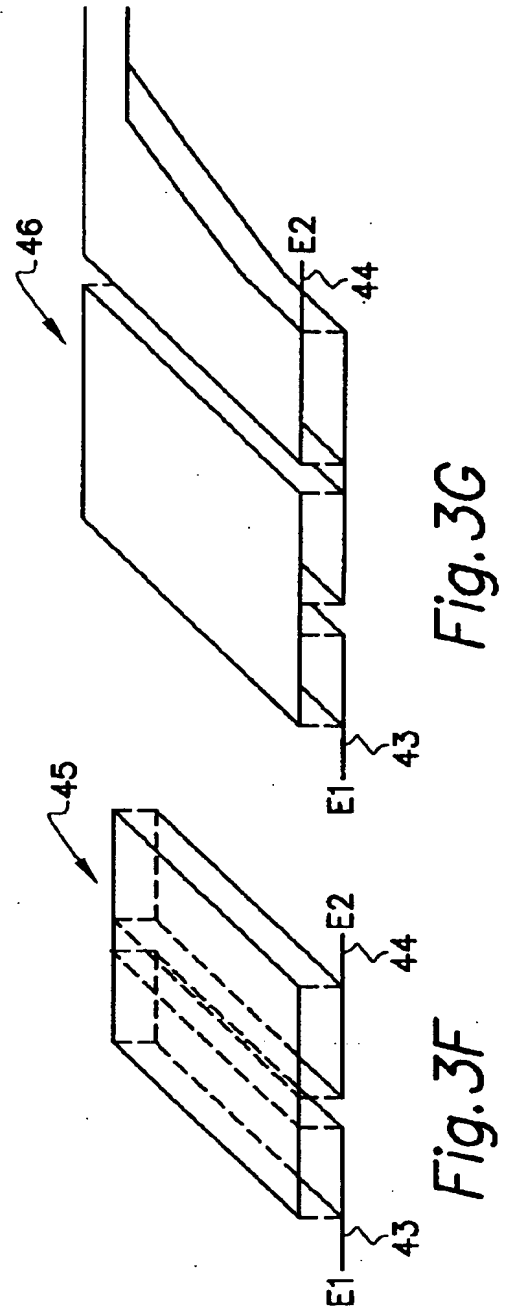
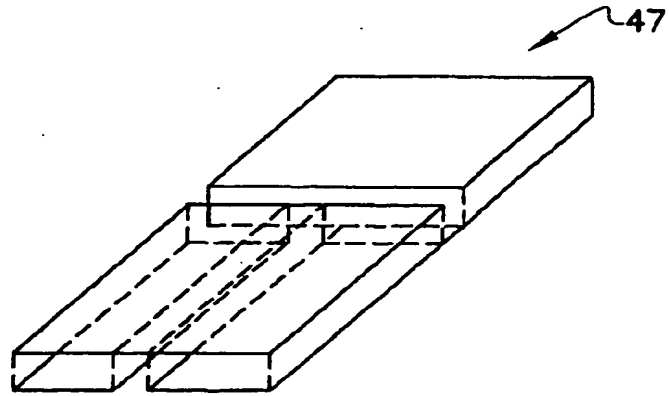


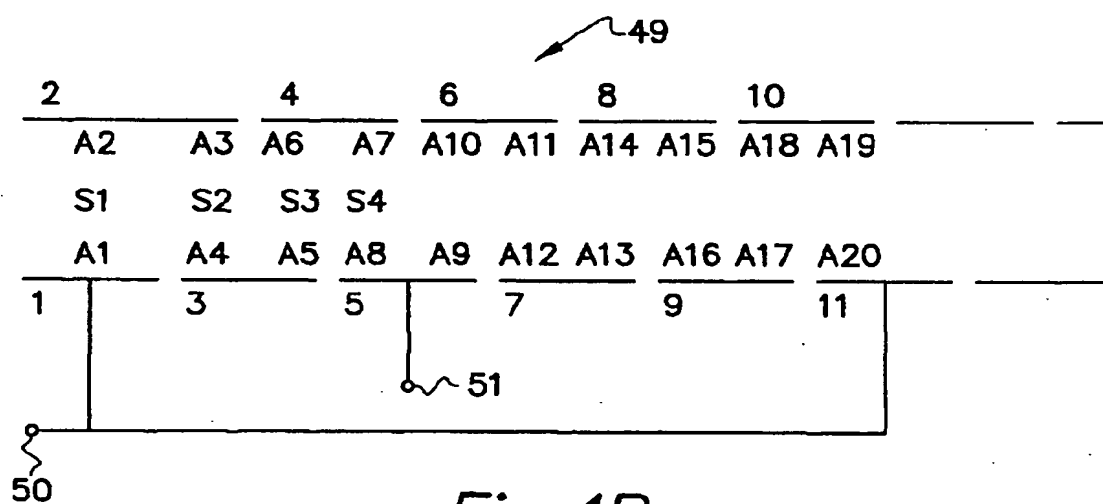
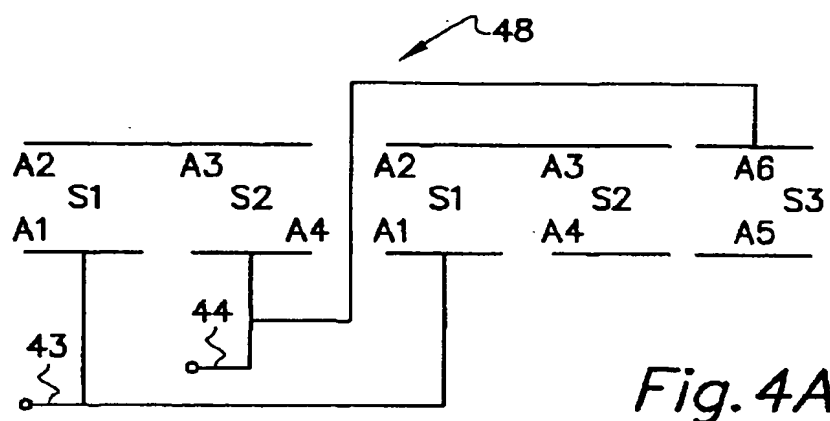
Fig. 3G

Fig. 3F

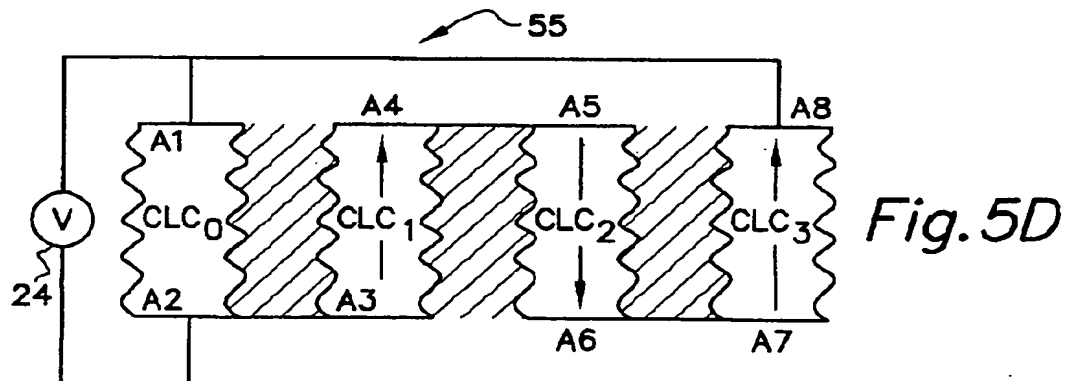
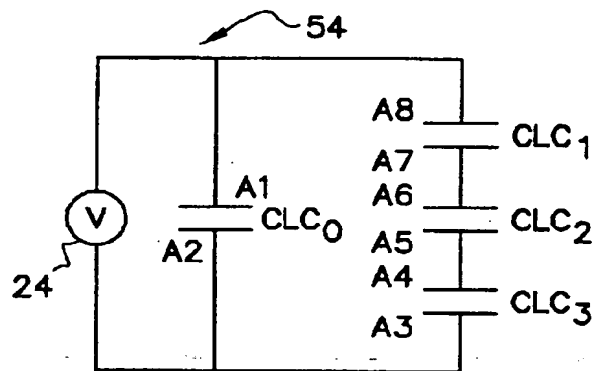
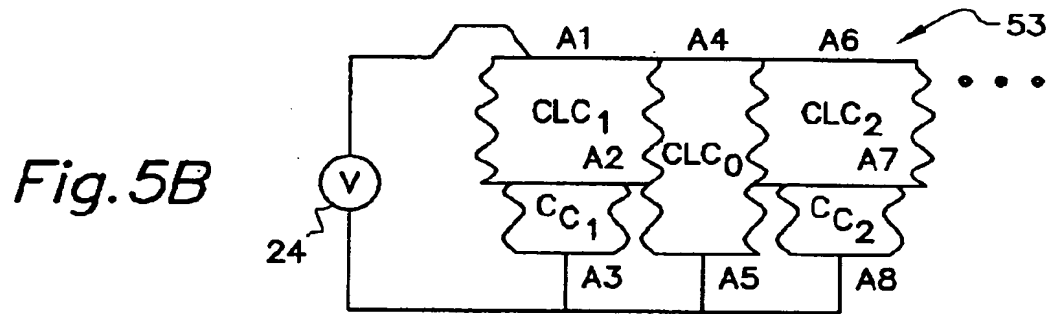
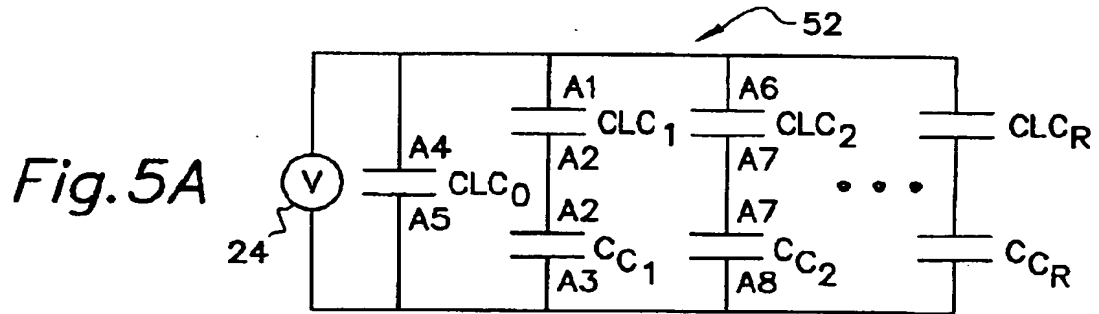
【図 3】

*Fig. 3H*

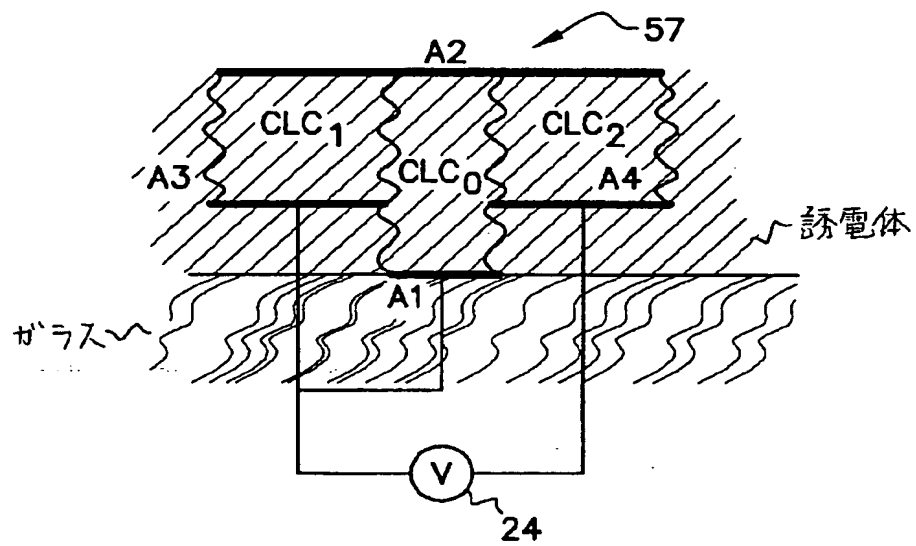
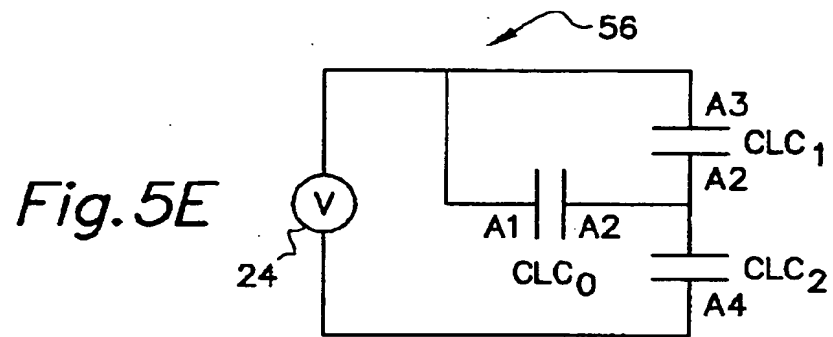
【図4】



【図5】



【図5】

*Fig. 5F*

【国際調査報告】

INTERNATIONAL SEARCH REPORT

Intern: al Application No PCT/US 94/01857	
A. CLASSIFICATION OF SUBJECT MATTER IPC 5 G02F1/1343 G02F1/136	
According to International Patent Classification (IPC) or to both national classification and IPC	
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 5 G02F	
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched	
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)	
C. DOCUMENTS CONSIDERED TO BE RELEVANT	
Category *	Citation of document, with indication, where appropriate, of the relevant passages Relevant to claim No.
X	EP,A,0 030 387 (SIEMENS) 17 June 1981
Y	see the whole document
X	WO,A,88 00717 (RAYCHEM) 28 January 1988 see page 4, line 26 - page 7, line 9 see page 10, line 29 - page 11, line 19; figures 1,2,6
Y	EP,A,0 493 798 (HONEYWELL) 8 July 1992
A	see column 2, line 18 - column 3, line 11; figures 1,2
A	EP,A,0 468 452 (HOSIDEN) 29 January 1992 see abstract; figures 1-16
A	EP,A,0 166 948 (ENERGY CONVERSION DEVICES) 8 January 1986 see page 9, line 4 - line 34; figure 3
<input type="checkbox"/> Further documents are listed in the continuation of box C.	
<input checked="" type="checkbox"/> Patent family members are listed in annex.	
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, each combination being obvious to a person skilled in the art "Z" document member of the same patent family	
Date of the actual completion of the international search 3 June 1994	Date of mailing of the international search report 15. 07. 94
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 cpx nl, Fax (+31-70) 340-3016	Authorized officer Stang, I

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No.
PCT/US 94/01857

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP-A-0030387	17-06-81	DE-A- 2949561 JP-A- 56093010	11-06-81 28-07-81
WO-A-8800717	28-01-88	DE-D- 3788864 DE-D- 3788868 EP-A- 0274529 EP-A- 0276280 JP-T- 1500464 JP-T- 1500457 WO-A- 8800718 US-A- 4818072 US-A- 4838653	03-03-94 03-03-94 20-07-88 03-08-88 16-02-89 16-02-89 28-01-88 04-04-89 13-06-89
EP-A-0493798	08-07-92	US-A- 5126865 CA-A- 2056293 JP-A- 5066412	30-06-92 01-07-92 19-03-93
EP-A-0468452	29-01-92	JP-A- 4348324 US-A- 5245450	03-12-92 14-09-93
EP-A-0166948	08-01-86	US-A- 4589733 CA-A- 1242783 DE-D- 3587740 DE-T- 3587740 JP-A- 61056384	20-05-86 04-10-88 17-03-94 05-05-94 22-03-86

Form PCT/ISA/218 (patent family search) (July 1992)

【要約の続き】
るのである。